

**İTÜ**  
**DERS KATALOG FORMU**  
**(COURSE CATALOGUE FORM)**

<b>Dersin Adı</b>			<b>Course Name</b>			
Çok Geniş Ölçekli Tümdevre Tasarımı II			Very Large Scale Integrated Circuit Design II			
<b>Kodu (Code)</b>	<b>Yarıyıl (Semester)</b>	<b>Kredisi (Local Credits)</b>	<b>AKTS Kredisi (ECTS Credits)</b>	<b>Ders Uygulaması, Saat/Hafta (Course Implementation, Hours/Week)</b>		
				<b>Ders (Theoretical)</b>	<b>Uygulama (Tutorial)</b>	<b>Laboratuvar (Laboratory)</b>
EHB 425-425E ELE 425-425E	8	3	5	3	-	-
<b>Bölüm / Program (Department/Program)</b>		Elektrik Elektronik Fakültesi – Ortak Havuz Faculty Of Electrical and Electronic Engineering – Common Pool				
<b>Dersin Türü (Course Type)</b>		Seçimli (Elective)		<b>Dersin Dili (Course Language)</b>		Türkçe English
<b>Dersin Önkoşulları (Course Prerequisites)</b>		EHB 322 MIN DD veya (or) EHB 322E MIN DD veya (or) ELE 322 MIN DD veya (or) ELE 322E MIN DD				
<b>Dersin mesleki bileşene katkısı, % (Course Category by Content, %)</b>	<b>Temel Bilim (Basic Sciences)</b>		<b>Temel Mühendislik (Engineering Science)</b>		<b>Mühendislik Tasarım (Engineering Design)</b>	<b>İnsan ve Toplum Bilim (General Education)</b>
	-		-		100	-
<b>Dersin İçeriği (Course Description)</b>		Sayısal dünyaya genel bir bakış, sayısal tasarım metotları, Verilog donanım tanımlama dilinin temelleri, Xilinx ISE ile sayısal devre sentezi ve benzetimi, Xilinx Spartan 3 Verilog örnekleri, Cadence NCLaunch ile davranışsal benzetim, Cadence RTL Compiler ile HDL sentezi, Cadence Encounter ile sayısal devrelerin otomatik serimi, İleri sayısal devre tasarımı (filtreler, hafıza blokları, IO blokları, vs...)  Introduction to digital world, digital design methodologies, basics of Verilog HDL, digital circuit synthesis and simulation with Xilinx ISE, Verilog examples with Xilinx Spartan 3, behavioral simulation using Cadence NCLaunch, HDL synthesis using Cadence RTL Compiler, Place and Route using Cadence Encounter, Advanced Topics in digital design (filters, memory blocks, IO blocks, etc...)				
<b>Dersin Amacı (Course Objectives)</b>		1. Sayısal Tümdevre tasarım araç ve yazılımlarının etkin bir şekilde kullanılması 2. Sayısal Tümdevre tasarımına ilişkin temel bilgilerin kavranması 3. Sayısal sistem tasarım pratiği edinilmesi  1. Using digital integrated circuit design tools and software effectively 2. Understanding basic information related to digital integrated circuit design 3. Designing digital integrated system				
<b>Dersin Öğrenme Çıktıları (Course Learning Outcomes)</b>		Bu dersi başarıyla tamamlayan öğrenciler; I. Sayısal tümdevre tasarım akışını anlamak II. Sayısal tümdevre tasarım yazılımlarını etkin bir şekilde kullanmak III. Sayısal sistem tasarımı yapabilmek  Students who successfully finish the course will be able to: I. Understand digital IC design flow II. Use digital IC design software effectively III. Design digital system				

<b>Ders Kitabı (Textbook)</b>	Douglas J Smith, "HDL Chip Design", Doone Publications, 1996, USA		
<b>Diğer Kaynaklar (Other References)</b>	1. Donald E. Thomas, Philip R. Moorby, "The Verilog hardware description language", Kluwer Academic Publishers, 2002, USA 2. S. Ramachandran, "Digital VLSI Systems Design: A Design Manual for Implementation of Projects on FPGAs and ASICs Using Verilog", Springer, 2007, Netherlands		
<b>Ödevler ve Projeler (Homework &amp; Projects)</b>	Derste anlatılan konularla ilişkili olarak 6 adet proje ödevi verilecektir. Teslim süreleri ödevin içeriğine bağlı olarak belirlenecektir. Ödevler literatür taramasını, tasarım yazılımlarının ve VLSI CAD laboratuvarının aktif olarak kullanılmasını ve devre tasarımını gerektirecektir. There will be 6 homework projects throughout the semester. The handover deadline will be determined individually with respect to the complexity of the project. Typically a project requires literature search, active use of VLSI CAD laboratory computer infrastructure as well as available IC design tools and circuit design.		
<b>Laboratuvar Uygulamaları (Laboratory Work)</b>	Ders İTÜ VLSI CAD Laboratuvarında işlenmektedir. Bu sayede, ders süresince sürekli olarak laboratuvarda uygulama yapılmaktadır. The course taught in the ITU VLSI CAD laboratory. The laboratory equipments and the software are used thoroughly throughout the course.		
<b>Bilgisayar Kullanımı (Computer Use)</b>	Verilen proje ödevleri ITU VLSI CAD laboratuvarındaki bilgisayar alt yapısının yoğun olarak kullanılmasını gerektirmektedir. The projects require intensive use of the computer infrastructure of the ITU VLSI CAD Laboratory.		
<b>Diğer Uygulamalar (Other Activities)</b>	Final projesi ödevler ve projeler kısmında belirtilen nitelikte ancak karmaşıklığı daha büyük olacak şekilde verilecektir. The final project will be similar to the homework projects but it will be more complex.		
<b>Başarı Değerlendirme Sistemi (Assessment Criteria)</b>	<b>Faaliyetler (Activities)</b>	<b>Adedi (Quantity)</b>	<b>Değerlendirmedeki Katkısı, % (Effects on Grading, %)</b>
	<b>Yıl İçi Sınavları (Midterm Exams)</b>		
	<b>Kısa Sınavlar (Quizzes)</b>		
	<b>Ödevler (Homework)</b>		
	<b>Projeler (Projects)</b>	6	60
	<b>Dönem Ödevi/Projesi (Term Paper/Project)</b>		
	<b>Laboratuvar Uygulaması (Laboratory Work)</b>		
	<b>Diğer Uygulamalar (Other Activities)</b>	1	40
	<b>Final Sınavı (Final Exam)</b>		

## DERS PLANI

Hafta	Konular	Dersin Çıktıları
1	Sayısal dünyaya genel bir bakış	I
2	Sayısal tasarım metotları	I
3	Verilog donanım tanımlama dilinin temelleri	I
4	Xilinx ISE ile sayısal devre sentezi ve benzetimi	II
5	Xilinx Spartan 3 Verilog örnekleri	II
6	Cadence NCLaunch ile davranışsal benzetim	II
7	Cadence RTL Compiler ile HDL sentezi	II
8	Cadence Encounter ile sayısal devrelerin otomatik serimi	II
9	İleri sayısal devre tasarımı (Çarpıcılar)	III
10	İleri sayısal devre tasarımı (Sayısal Filtreler)	III
11	İleri sayısal devre tasarımı (Saat dağıtımı ve Tamponlama)	III
12	İleri sayısal devre tasarımı (Hafıza Blokları)	III
13	İleri sayısal devre tasarımı (IO Blokları)	III
14	İleri sayısal devre tasarımı (ESD)	III

## COURSE PLAN

Weeks	Topics	Course Outcomes
1	Introduction to digital world	I
2	digital design methodologies	I
3	basics of Verilog HDL	I
4	digital circuit synthesis and simulation with Xilinx ISE	II
5	Verilog examples with Xilinx Spartan 3	II
6	behavioral simulation using Cadence NCLaunch	II
7	HDL synthesis using Cadence RTL Compiler	II
8	Place and Route using Cadence Encounter	II
9	Advanced Topics in digital design (Multipliers)	III
10	Advanced Topics in digital design (Digital Filters)	III
11	Advanced Topics in digital design (Clock Distribution and Buffers)	III
12	Advanced Topics in digital design (Memory Blocks)	III
13	Advanced Topics in digital design (IO Blocks)	III
14	Advanced Topics in digital design (ESD)	III

## Dersin Mühendislik Programıyla İlişkisi

	Programın mezuna kazandıracığı bilgi ve beceriler (programa ait çıktılar)	Katkı Seviyesi		
		1	2	3
1	Matematik, Temel Bilim ve Mühendislik bilgilerini Elektronik ve Haberleşme Mühendisliği alanında uygulama becerisi			X
2	Elektronik ve Haberleşme Mühendisliği alanında deney tasarlama, yürütme ve sonuçları yorumlama becerisi	X		
3	Amaca yönelik sistem, sistem bileşenleri ve süreçlerini, ekonomik, çevresel, sosyal, politik, etik, sağlık, üretilebilme ve sürdürülebilme gibi gerçek kısıtlar altında tasarlayabilme becerisi	X		
4	Çok disiplinli konularda çalışma yetisi	X		
5	Elektronik ve Haberleşme Mühendisliği alanında problemleri tanımlama, modelleme ve çözme becerisi		X	
6	Mesleki ve etik sorumlulukların doğru algılanması	X		
7	Etkin iletişim kurma becerisi	X		
8	Mühendislik uygulamalarının toplumsal, küresel, ekonomik ve çevresel düzeyde etkilerinin doğru algılanması	X		
9	Yaşam boyu öğrenme ve alanındaki gelişmeleri izleyebilme becerisi	X		
10	Güncel sorunlar konusunda bilinç	X		
11	Modern mühendislik araç, yöntem ve yetilerini mühendislik uygulamalarında kullanabilme becerisi			X
12	Kalite bilinci			X
13	Bireysel ve takım içinde çalışma becerisi	X		

1: Az Katkı, 2. Kısmi Katkı, 3. Tam Katkı

Relationship between the Course and the Engineering Curriculum

	Program Outcomes	Level of Contribution		
		1	2	3
1	An ability to apply knowledge of mathematics, science, and engineering to Electronics & Communication Engineering problems			X
2	An ability to design and conduct experiments, and to analyze and interpret gathered data	X		
3	an ability to design a system, component, or process to meet desired needs within realistic constraints such as economic, environmental, social, political, ethical, health and safety, manufacturability, and sustainability	X		
4	An ability to function on multi-disciplinary teams	X		
5	An ability to identify, formulate, and solve Electronics & Communication Engineering problems		X	
6	An understanding of professional and ethical responsibility	X		
7	An ability for effective communication	X		
8	An ability to understand and correctly interpret the impact of engineering solutions in a social/global context	X		
9	An ability to engage in life-long learning to follow developments in Electronics & Communication Engineering	X		
10	A knowledge and understanding of contemporary issues	X		
11	An ability to skillfully use modern engineering tools and techniques necessary for engineering design, analysis and applications			X
12	A recognition of the need for quality			X
13	An ability to function individually as well as part of a team	X		

<u><i>Düzenleyen (Prepared by)</i></u>	<u><i>Tarih (Date)</i></u>	<u><i>İmza (Signature)</i></u>
--	----------------------------	--------------------------------